#### 05;06;12

# Статические и динамические характеристики мощного интегрального тиристора с внешним полевым управлением

© И.В. Грехов,<sup>1</sup> Т.Т. Мнацаканов,<sup>2</sup> С.Н. Юрков,<sup>2</sup> А.Г. Тандоев,<sup>2</sup> Л.С. Костина<sup>1</sup>

1 Физико-технический институт им. А.Ф. Иоффе РАН,

194021 Санкт-Петербург, Россия

<sup>2</sup> Всероссийский электротехнический институт им. В.И. Ленина,

111250 Москва, Россия

e-mail: konst@mail.ioffe.ru

#### (Поступило в Редакцию 11 ноября 2004 г.)

Представлен теоретический анализ физических процессов в мощном интегральном тиристоре с внешним полевым управлением. Рассмотрены особенности конструкции такого прибора и влияние параметров диффузионных слоев тиристорной структуры на вольт-амперную характеристику во включенном состоянии. Дан расчет и сделаны оценки предельного выключаемого тока, который определяется током удержания тиристорной структуры, зашунтированной внешним МОП транзистором. Приведены расчетные зависимости максимального запираемого тока от величины эффективного сопротивления, включающего в себя сопротивление канала МОП транзистора и сопротивление металлизации затвора. Выполнено численное моделирование процесса спада тока, которое показало, что при включении МОП транзистора ток после некоторой задержки спадает за доли микросекунды примерно на 90%, а затем следует участок более медленного спада.

#### Введение

Основным прибором силовой полупроводниковой электроники в диапазоне преобразуемых мощностей от сотен ватт до сотен киловатт в настоящее время является биполярно-полевой транзистор (Insulated Gate Bipolar Transistor (IGBT)). Кремниевый чип IGBT представляет собой по сути силовую интегральную схему, состоящую из нескольких сотен тысяч работающих параллельно элементарных ячеек размером около 20 µm. Каждая ячейка представляет собой высоковольтный биполярный транзистор, в управляющую цепь которого включен низковольтный быстродействующий полевой транзистор (MOSFET). Основными преимуществами IGBT перед другими приборами в этом диапаоне мощностей являются чрезвычайно малые потери энергии в цепи управления при включении и выключении, а также высокое быстродействие. Однако остаточное напряжение во включенном состоянии в IGBT при равных условиях примерно вдвое больше, чем в обычном тиристоре. Поэтому почти одновременно с появлением первых сообщений о создании IGBT [1-3] начались попытки разработки силовых интегральных приборов с полевым управлением на основе тиристорной структуры (MOS-Controlled Thyristor (MCT)) [4,5].

Эквивалентная схема элементарной ячейки простейшего варианта МСТ показана на рис. 1, *а*. Для выключения тиристора (представленного, как обычно, состоящим из  $n^+pn$ - и  $pnp^+$ -транзисторов) параллельно  $n^+p$ -эмиттеру включен интегральный *p*-канальный полевой МОП (металл—окисел—полупроводник) транзистор (*p*-MOSFET). *p*-канал, формируемый отрицательным напряжением на затворе транзистора, замыкает накоротко  $n^+$ -эмиттер и *p*-базу  $n^+pn$ -транзистора, что приводит к резкому уменьшению его коэффициента усиления. Суммарный коэффициент усиления  $n^+pn$ - и  $pnp^+$ -транзисторов становится меньше единицы, и тиристорная ячейка переходит в выключенное состояние. Структура элементарной ячейки МСТ с интегрированным в *p*-базу *p*-канальным МОП транзистором показана на рис. 1, *b*. При выключении дырочный ток  $J_h$ , поступающий в *p*-базу, протекает вправо под  $n^+$ -областью, затем влево через *p*-канал, сформированный под затвором, и далее через вспомогательный  $p^+$ -слой в катодный контакт. Суммарное падение напряжения, создаваемое на этих участках, прикладывается к  $n^+p$ -переходу в прямом направлении, и поэтому ток, который может



**Рис. 1.** Структура элементарной ячейки МСТ: *1* — анод, *2* — затвор, *3* — катод.

быть выключен в ячейке, должен создавать меньшее напряжение, чем то, при котором начинается заметная инжекция электронов ( $\sim 0.8$  V для кремния). Таким образом, предельный выключаемый ток в ячейке тем больше, чем меньше суммарное сопротивление цепи, шунтирующей  $n^+p$ -эмиттер; это означает, в частности, что характерный размер ячейки должен быть малым (как правило, не более 30  $\mu$ m).

Несмотря на большой объем исследований, проведенный многими фирмами, ни один из вариантов МСТ не был доведен до серийного производства. Во многом это связано с довольно сложной конструкцией элементарной ячейки: например, для изготовления ячейки, показанной на рис. 1, *b*, необходимо 12 последовательных фотолитографических операций, в то время как для стандартных IGBT — восемь.

Относительно недавно [6–8] появились сообщения о несколько ином подходе к решению этой проблемы. Было предложено не встраивать МОП транзистор в микротиристорную ячейку, а использовать серийно выпускаемый низковольтный мощный МОП транзистор с очень малым сопротивлением канала для одновременного шунтирования эмиттерных переходов интегрального тиристора, состоящего из нескольких сотен тысяч микротиристоров размером  $\sim 20\,\mu$ m, выполненных на одном чипе. Такое разделение "биполярной" и "полевой" технологий позволяет резко упростить конструкцию элементарной ячейки силового чипа.

В поперечном сечении конструкция  $p^+npn^+$ -структуры такого прибора сильно отличается от конструкции обычного мощного тиристора. Конечно, толщина и уровень легирования широкой N-базы примерно такие же, как у обычного тиристора, и соответствуют уровняю напряжений, блокируемых коллекторным переходом  $(3-5 \,\mathrm{kV})$ , однако толщина базового и эмиттерного слоев управляемого  $n^+ pn$ -транзистора примерно на порядок меньше, а уровень легирования р-базы существенно выше. Коэффициент усиления такого транзистора очень высок ( $\alpha \sim 0.95$ ), что позволяет снизить коэффициент усиления  $pnp^+$ -транзистора, т.е. уменьшить время жизни дырок в *n*-базе. Высокое быстродействие *n*<sup>+</sup>*pn*-транзистора обеспечивает быстрый спад тока на начальном этапе процесса выключения; последующий этап более медленного спада тока до нуля также является сравнительно коротким из-за малого времени жизни дырок в *n*-базе. Поэтому время выключения и коммутационные потери в таком приборе значительно меньше, чем, например, в обычном запираемом тиристоре (Gate Turn-off Thyristor — (GTO)). Описанный прибор был назван разработчиками "Super GTO (SGTO)". Основные его преимущества перед IGBT: меньшее остаточное напряжение во включенном состоянии, более простая технология изготовления, большая рабочая плотность тока (примерно вдвое), а перед GTO: значительно меньшая мощность, затрачиваемая для выключения прибора, большее быстродействие по включению и выключению, меньшие коммутационные потери.

В данной работе приведен анализ физических процессов, протекающих в тиристорном чипе SGTO во включенном состоянии и при выключении. Дается обоснование выбора конструкции прибора, исследовано влияние параметров базовых слоев на вольт-амперную характеристику прибора во включенном состоянии, проведен расчет величины предельного выключаемого тока и динамического процесса спада тока при выключении. На основании анализа результатов расчетов сформулированы основные требования к электрофизическим характеристикам полупроводноковой структуры интегрального тиристора и мощного полевого транзистора, используемого для его выключения.

## Анализ физических процессов в интегральном тиристоре

1) Конструкция прибора. Интегральный тиристор, рассматриваемый далее, состоит из большого числа одновременно работающих микротиристоров с характерным размером  $\sim 30\,\mu{\rm m}$ , размещенных на одном кремниевом чипе и изготавливаемых, в основном, по планарной микроэлектронной технологии. Коллекторный рп-переход у них общий и должен блокировать большое (3-5 kV) напряжение, поэтому для защиты от поверхностного пробоя по краевому контуру рп-перехода должны размещаться охранные кольца либо кольцевая область р-базы с пониженной концентрацией легирующей примеси. Конструктивные особенности этих элементов, увеличивающих ширину области объемного заряда (ООЗ) в месте выхода *рп*-перехода на поверхность, хорошо известны. Мы полагаем в дальнейшем, что в рассматриваемом приборе поверхностный пробой устраняется вторым методом, причем кольцевая область с пониженной концентрацией создается путем предварительной глубокой (~ 100 µm) диффузии алюминия с поверхностной концентрацией  $\sim 7 \cdot 10^{16} \, \mathrm{cm}^{-3}$  с последующей сошлифовкой и полировкой диффузионного слоя до остаточной глубины  $\sim 20\,\mu{\rm m}$ . Затем проводятся короткие процессы диффузии бора и фосфора для создания тонкобазового  $n^+p^+pn$ -транзистора. На рис. 2, *a*, *b* приведены два варианта распределения концентрации легирующих примесей в  $n^+p^+pnn'p^+$ -структурах микротиристоров, отличающихся глубиной залегания эмиттерного  $n^+ p^+$ -перехода и шириной сильнолегированной части *p*<sup>+</sup>*p*-базы. Толщина слаболегированной *p*-части (алюминиевый "хвост") была выбрана так, чтобы она полностью обеднялась при напряжении ~ 300 V. При дальнейшем подъеме напряжения широкая кольцевая обедненная область, образующаяся вокруг краевого контура общей *p*<sup>+</sup>-базы микротиристорного чипа, предотвращает возможность поверхностного пробоя. Толщина *n*-базы в обеих структурах  $310\,\mu\text{m}$ ,  $\rho \approx 100\,\Omega \cdot \text{cm}$ , толщина *n*'-слоя  $32 \mu m$  и *p*<sup>+</sup>-эмиттера  $8 \mu m$ ; эти параметры соответствуют стандартной структуре асимметричного тиристора с блокируемым напряжением  $\sim 3$  kV.



**Рис. 2.** Распределение концентрации легирующих примесей в  $n^+p^+pnn'p^+$ -структуре микротиристора: конструктивный вариант *a*: глубина залегания эмиттерного  $n^+p^+$ -перехода  $x = 1.5 \,\mu$ m, толщина  $p^+$ -слоя  $W_{p^+} = 1.5 \,\mu$ m; конструктивный вариант *b*:  $x = 2.5 \,\mu$ m,  $W_{p^+} = 2.5 \,\mu$ m.

2) Влияние уровня легирования  $p^+$ -базы на вольт-амперную характеристику (ВАХ) во включенном состоянии. Для эффективного выключения тиристора с помощью внешнего полевого транзистора необходимо по возможности уменьшить сопротивление всей шунтирующей цепочки, значительную часть которого составляет сопротивление растекания базового  $p^+$ -слоя под  $n^+$ -эмиттером.

Для его уменьшения необходимо увеличивать уровень легирования  $p^+$ -слоя и его толщину, но это приводит к уменьшению коэффициента передачи  $n^+p^+pn$ -транзистора, т.е. к росту остаточного напряжения, особенно в области больших плотностей прямого тока, поскольку увеличение легирования сопровождается как снижением коэффициента инжекции  $n^+p^+$ -эмиттера, так и уменьшением шокли-ридовского времени жизни электронов [9]

$$\tau_n = \frac{\tau_{n0}}{1 + (P/P_{gr})},$$
(1)

что приводит к существенному уменьшению коэффициента переноса. В формуле (1) P — концентрация легирующей примеси в  $p^+$ -слое;  $P_{gr}$  — константа, величина которой зависит от параметров технологического процесса и лежит в диапазоне от  $7 \cdot 10^{15}$  до  $1 \cdot 10^{17}$  сm<sup>-3</sup> [8]. Расчет ВАХ при различных уровнях легирования  $p^+$ -базы проводился путем численного решения фундаментальной системы уровнений, состоящей из уравнения Пуассона и уравнений непрерывности для электронов и дырок.

Для расчета использовалась квазиодномерная программа "Исследование" [10], учитывающая полную совокупность физических эффектов, влияющих на перенос, генерацию и рекомбинацию носителей: рекомбинация через глубокие центры, эффекты сильного поля, эффекты высокого уровня инжекции (электронно-дырочное рассеяние, оже-рекомбинация), эффекты высокого уровня легирования (сужение ширины запрещенной зоны, снижение подвижности, коэффициентов диффузии и шокли-ридовского времени жизни, оже-рекомбинация).

На рис. З приведена расчетная зависимость остаточного напряжения U в тиристорной структуре, показанной на рис. 2, b, от уровня легирования  $p^+$ -слоя при плотности тока  $i = 500 \,\mathrm{A/cm^2}$ . При расчете полагалось, что рекомбинация происходит через уровень, расположенный в центре запрещенной зоны, с типичным для кремниевых структур соотношением  $\tau_{p0} = 3\tau_{n0}$  $(\tau_{p0}$  — время жизни дырок в широкой слаболегированной базе тиристора). Величина Pgr выбиралась равной  $1 \cdot 10^{17} \,\mathrm{cm}^{-3}$ , а  $\tau_{p0}$  — предельно высоким ( $\tau_{p0} = 45 \,\mu\mathrm{s}$ ). Из рис. З хорошо видно, что при поверхностной концентрации бора  $N_{SB} > 2 \cdot 10^{18} \,\mathrm{cm}^{-3}$  начинается резкий рост U, связанный с выходом структуры из режима насыщения вследствие уменьшения коэффициента передачи  $n^+p^+pn$ -транзистора. Это накладывает жесткие ограничения на возможность снижения сопротивления растекания  $p^+$ -базы путем увеличения легирования.



**Рис. 3.** Зависимость остаточного падения напряжения на тиристоре (вариант *b*) от уровня легирования  $p^+$ -слоя при плотности тока j = 500 A/cm<sup>2</sup>.

Журнал технической физики, 2005, том 75, вып. 7



**Рис. 4.** Зависимость остаточного падения напряжения на тиристоре от времени жизни дырок в *n*-базе при j = 100 (пунктир) и 200 A/cm<sup>2</sup> (сплошные кривые) для двух вариантов конструкции тиристора: 1, 1', 2, 2' — вариант (*a*); 3, 3', 4, 4' — вариант (*b*) при различных значениях величины  $P_{gr}$ : 1, 1', 3, 3' —  $P_{gr} = 7 \cdot 10^{15}$ ; 2, 2', 4, 4' —  $1 \cdot 10^{17}$  cm<sup>-3</sup>. Поверхностная концентрация примеси в  $p^+$ -базе  $N_{SB} = 1 \cdot 10^{18}$  cm<sup>-3</sup>.

На рис. 4 приведены расчетные зависимости U от времени жизни дырок в *n*-базе  $\tau_{p0}$  при меньших значениях плотности тока (100 и 200 A/cm<sup>2</sup>) и двух значениях  $P_{gr}$  для обоих вариантов конструкции  $n^+p^+pnn'p^+$ -структуры. Из этих данных видно, в частности, насколько важно при изготовлении прибора иметь высокий уровень технологии, т.е. высокое значение  $P_{gr}$ : например, при приемлемом значении U = 2 V увеличение  $P_{gr}$  с 7 · 10<sup>15</sup> до 1 · 10<sup>17</sup> сm<sup>-3</sup> позволяет почти втрое снизить  $\tau_{p0}$ ,

что означает, как будет показано ниже, существенное улучшение динамических характеристик.

В целом, из результатов расчета следует, что параметры диффузионных слоев  $n^+p^+pn$ -транзистора, представленные на рис. 2, *a*, *b* и легко воспроизводимые в стандартных технологических процессах производства биполярных микротранзисторов, обеспечивают приемлемую прямую ВАХ интегрального тиристора.

3) Предельный выключаемый ток. Как уже отмечалось, при выключении тиристора с помощью шунтирования  $n^+p^+$ -эмиттера полевым транзистором определяющую роль играет суммарное сопротивление шунтирующей цепи, состоящее из сопротивления растекания  $p^+$ -слоя под эмиттером, сопротивления канала транзистора и сопротивления металлизации базовых и эмиттерных токоподводящих шин.

Конструкция элементарной ячейки (микротиристора) показана на рис. 5. Проведем оценку предельной плотности выключаемого тока  $J_m$  для двух топологий ячейки: "полосковой" (т.е. при шунтировке прямоугольной ячейки с двух противоположных сторон) и "круглой". Значение  $J_m$  для топологии типа "квадрат" лежит между этими двумя оценками.

Пусть  $S_a$  — активная площадь прибора ( $S_a = S_1 \cdot N$ , где  $S_1$  — площадь эмиттера микротиристора, N — их количество),  $J_m$  — максимальная плотность запираемого тока,  $R_m$  — сопротивление канала МОП транзистора вместе с сопротивлением металлизации эмиттерной и базовой разводки.

Для запирания тиристора включается внешний МОП транзистор, шунтирующий  $n^+p^+$ -эмиттерный переход. Представляется очевидным, что запирание тиристора



**Рис. 5.** Схема фрагмента структуры для расчета основных характеристик микротиристора.

произойдет лишь в том случае, если ток удержания во включенном состоянии зашунтированной тиристорной структуры окажется больше анодного тока, протекающего через прибор в момент запирания. Это и есть критерий для расчета величины  $J_m$ .

Найдем ток удержания структуры, показанной на рис. 5. Очевидно, что этот ток и будет величиной максимального запираемого тока. При проведении расчетов воспользуемся подходом, развитым в [11,12], основанным на рассмотрении баланса подвижных носителей заряда в базовой области *p*-типа.

Полагаем, что в *n*-базе высокий уровень инжекции, в *p*-базе — низкий, инжекция эмиттерного  $p^+ - n'$ -перехода равномерна по площади, и протекание дырочного тока в *n*-базе близко к одномерному. Это справедливо, поскольку размер ячейки тиристора существенно меньше толщины *n*-базы.

Распределение напряжения на катодном эмиттерном переходе описывается следующим уравнением

$$\frac{d^2\vartheta}{dx^2} = a \left[ J_{sn}(\exp\vartheta - 1)(1 - \beta_n) - J_0 \right], \qquad (2)$$

где  $\vartheta = U_{n^+p}/\varphi_T$  — нормированное напряжение на эмиттерном переходе;

$$a=\frac{\rho_p}{W_p}\frac{1}{\varphi_T},$$

 $\rho_p/W_p$  — листовое сопротивление  $p^+$ -базы;  $\beta_n$  — коэффициент переноса электронов через нее;  $J_0$  — плотность равномерно распределенного дырочного тока, протекающего через коллекторный (центральный) переход.

Расчет ведется в терминах плотности максимального выключаемого тока, которая определяется как  $J_m = I_m/S_a$ , и плотности тока дырок  $J_0$ , которая связана с  $J_m$  очевидным соотношением  $J_0 = J_m \alpha_p$ , где  $\alpha_p$  — коэффициент передачи транзистора с широкой базой. Поскольку в узкой  $p^+$ -базе рекомбинация мала, то можно принять  $\beta_n \approx 1$  и пренебречь первым слагаемым в правой части (2). Основной вклад в распределение  $\vartheta(x)$  вносит дырочный ток  $J_0$ , который поступает в *p*-область с постоянной плотностью и стекает вдоль нее в затвор. Именно падение напряжения от протекания этого тока вдоль  $p^+$ -базы под областью эмиттера и обусловливает смещение в проводящем направлении  $\vartheta(x)$  эмиттерного перехода.

Условие на левой границе следует из симметрии структуры

$$\left. \frac{d\vartheta}{dx} \right|_0 = 0. \tag{3}$$

На правом конце структуры задается потенциал затвора относительно катода

$$\vartheta(x_g) = U_g/\varphi_T.$$
 (4)

Величина  $U_g$  связана с падением напряжения на сопротивлении разводки катода и канале МОП транзистора  $R_m$ 

$$U_g = J_0 S_a R_m \tag{5}$$

(пренебрегаем небольшим падением напряжения на участке  $x_g - x_e$ ).

При сделанных допущениях решение уравнения (2) с граничными условиями (3) и (4) имеет вид

$$\vartheta(x) = aJ_0 \frac{1}{2} (x_e^2 - x^2) + \frac{U_g}{\varphi_T},$$
 (6)

а максимальный потенциал на катодном переходе

$$\vartheta_0 \equiv \vartheta(0) = aJ_0 \frac{1}{2} x_e^2 + J_0 S_a R_m / \varphi_T.$$
(7)

Отсюда получим

$$\vartheta(x) = \vartheta_0 - aJ_0 \frac{x^2}{2}.$$
(8)

Величина  $J_0$ , как уже указывалось, связана с  $J_m$  соотношением

$$J_0 = J_m \alpha_p. \tag{9}$$

В точке "удержания"

$$I_n\beta_n + I_m\alpha_p = I_m, \tag{10}$$

где  $I_n$  — ток электронов, инжектированных катодным эмиттерным переходом;

$$I_n = NL \int_0^{x_e} J_{sn} \exp \vartheta(x) dx$$
$$= NL J_{sn} \exp(\vartheta_0) \sqrt{\frac{\pi}{2aJ_0}} \operatorname{erf}\left(x_e \sqrt{\frac{aJ_0}{2}}\right), \qquad (11)$$

где *L* — длина ячейки, *N* — количество ячеек;

$$I_n = I_m \frac{(1-\alpha_p)}{\beta_n} = NLJ_{sn} \exp(\vartheta_0) \sqrt{\frac{\pi}{2aJ_0}} \operatorname{erf}\left(x_e \sqrt{\frac{aJ_0}{2}}\right),$$
(12)

Отсюда можно найти максимальный потенциал на  $n^+p$ -эмиттерном переходе в состоянии удержания, выразив его через плотность тока удержания  $J_m = I_m/(x_0LN) = I_m/S_a$ ,

$$\vartheta_0 = \ln\left[\frac{J_m}{J_{sn}}\left(\frac{(1-\alpha_p)}{\beta_n}\right)x_0\sqrt{\frac{2a\alpha_p J_m}{\pi}}\frac{1}{\operatorname{erf}(x_e\sqrt{a\alpha_p J_m/2})}\right].$$
(13)

Плотность тока удержания удобно найти из выражения (7), которое можно представить в следующем виде:

$$\vartheta_0 = J_0 \left[ \frac{S_a R_m}{\varphi_T} + a \, \frac{x_e^2}{2} \right]. \tag{14}$$

Отсюда с учетом (9) получим

$$J_m = \frac{U_0}{\alpha_p \left[\frac{\rho_p}{W_p} \frac{x_a^2}{2} + S_a R_m\right]},\tag{15}$$

где  $U_0 = \vartheta_0 / \varphi_T$ .

Выражения (13) и (15) позволяют найти неизвестные величины  $\vartheta_0$  и  $J_m$ .

Отметим, что для кремниевого *pn*-перехода с достаточной для практических оценок точностью можно положить  $\vartheta_0 = 0.8$  V.

Аналогичные вычисления для топологии  $n^+$ -эмиттера типа "круг" с радиусом  $R_e$  дают

$$J_m = \frac{U_0}{\alpha_p \left[\frac{\rho_p}{W_p} \frac{R_e^2}{4} + S_a R_m\right]}.$$
 (16)

Дырочный ток  $(J_m\alpha_p)$ , собираемый коллекторным переходом, поступает в  $p^+$ -базу и, поскольку рекомбинация мала, он практически весь течет вдоль базы к затвору и далее через цепь внешнего шунта. Падение напряжения при протекании этого тока через сопротивление растекания  $p^+$ -базы и через внешнее сопротивление  $R_m$ определяет прямое смещение катодного эмиттерного перехода. Зная листовое сопротивление  $p^+$ -базы, размер эмиттера, сопротивление канала МОП трензистора и базовой разводки, можно найти максимальную величину запираемого прямого тока. Поскольку нас интересует именно ток, а не его плотность, удобно представить соотношения (15) и (16) в виде

$$I_m = \frac{U_0}{\alpha_p [R_r + R_m]}$$

где  $R_r$  — величина сопротивления растекания  $p^+$ -базы.

Для полосковой топологии величина  $R_r$  может быть представлена как (см. выражение (15))

$$(R_r)_p = \left(\frac{\rho_p}{W_p}\right) \frac{x_e^2}{2} \frac{1}{S_a},$$

а для круглой топологии

$$(R_r)_c = \left(\frac{\rho_p}{W_p}\right) \frac{R_e^2}{4} \frac{1}{S_a}.$$

Расчет листового сопротивления  $\rho_p W_p^{-1} p^+$ -базы под  $n^+$ -эмиттером, выполненный с помощью специальной подпрограммы, показал, что для структуры рис. 2,  $a \rho_p W_p^{-1} = 2.12 \cdot 10^4 \Omega$ , а для структуры рис. 2,  $b \rho_p W_p^{-1} = 1.59 \cdot 10^4 \Omega$ .

На основе полученных соотношений были сделаны оценки предельной величины выключаемого тока  $I_m$  для прибора, состоящего из 8000 микротиристоров с размером эмиттера  $30 \times 30 \,\mu$ m и распределением легирующих примесей, приведенным на рис. 2, *a*, *b*. При времени жизни носителей в *n*-базе при высоком уровне инжекции  $\tau_{HL} = 15 \,\mu$ s (что соответствует  $\alpha_p \approx 0.35$ ) и суммарном сопротивлении канала МОП транзистора и разводки  $R_m = 0.028 \,\Omega$  величина  $I_m$  для полосковой топологии составляла 12.2 (структура рис. 2, *a*) и 15.8 А (структура рис. 2, *b*), а для круглой топологии  $I_m = 21.3$  и 25.7 А соответственно.

Выбор значения  $R_m = 0.028 \,\Omega$  является в определенной степени ориентировочным: желательно, чтобы эта величина была существенно меньше сопротивления



**Рис. 6.** Зависимость максимального запираемого тока от величины сопротивления  $R_m = R_{MOS} + R_{met}$ , включающего в себя сопротивление канала МОП транзистора  $R_{MOS}$  и сопротивление металлизации  $R_{met}$ . Сплошные кривые — вариант (*a*), пунктир — вариант (*b*). *1* — топология "круг", *2* — полосковая топология.

растекания  $p^+$ -базы, для того чтобы не ухудшать характеристики процесса запирания. Поскольку напряжение в цепи эмиттер-база интегрального тиристора даже при форсированном включении не превышает 20 V, то выключающий МОП транзистор может быть низковольтным. В настоящее время силовые МОП транзисторы с рабочим напряжением 30-60 V и очень малым сопротивлением канала серийно выпускаются промышленностью; например, транзистор SPP80N06S2L-05 фирмы Infinion на средний ток 300 А и напряжение 55 V имеет сопротивление канала 0.0038 Ω. Если принять, например, что в шунтирующей цепи 25% критического напряжения (0.8 V) будет падать на сопротивлении канала, а остальные 75% — на сопротивлении растекания и металлизации рассматриваемого выше тиристорного чипа (содержащего 8000 микротиристоров с размером эмиттера  $30 \times 30 \,\mu m$ ), то такой транзистор может обеспечить выключение тока в  $\sim 50$  A.

Оценки показывают, что для выбранной топологии структуры сопротивление металлизации оказывается равным  $R_{met} = 0.008 \Omega$ . На рис. 6 приведены расчетные зависимости максимального запираемого тока  $I_m$  от сопротивления  $R_m$  включающего в себя сопротивление канала МОП транзистора  $R_{MOS}$  и сопротивление металлизации  $R_{met}$ :  $R_m = R_{MOS} + R_{met}$  для обоих вариантов конструкции микротиристора (рис. 2, *a*, *b*). Графики показывают, что вариант 2, *b* и топология "круг" существенно лучше варианта 2, *a* и полосковой топологии, а уменьшение величины  $R_m$  позволяет существенно повысить значение  $I_m$ .



**Рис. 7.** Переходный процесс выключения тиристорного чипа для различных значений сопротивления растекания  $R_r p^+$ -базы:  $I - R_r = 0, 2 - 0.075, 3 - 0.1 \Omega$ .

4) Динамика процесса спада тока при выключения проводилось с помощью программы "Исследование" [9]. На рис. 7 приведены результаты численного расчета переходного процесса спада тока при начальной плотности 200 А/ст<sup>2</sup> для чипа из 8000 микротиристоров, описанного в предыдущем разделе ( $\tau_{HL} = 7 \mu$ s). Для наглядной оценки вклада компонент шунтирующей цепи был рассчитан процесс без учета сопротивления растекания ( $R_r = 0$ ) при  $R_m = 0.028 \Omega$  (кривая 1), при  $R_r = 0.075 \Omega$  и  $R_m = 0.028 \Omega$  (кривая 2), а также при ведены результаты расчета спада тока для различных значений  $\tau_{HL}$  в пределах от 7 до 20 $\mu$ s при  $R_r = 0.075 \Omega$ и  $R_{MOS} = 0.028 \Omega$ .

Результаты, представленные на рис. 7 и 8, свидетельствуют о существовании временной задержки на начальном этапе переходного процесса. Качественно эти результаты могут быть объяснены следующим образом. В проводящем состоянии р- и п-базовые слои тиристорной структуры заполнены электронно-дырочной плазмой, а коллекторный рп-переход смещен в прямом направлении. После включения МОП тразистора инжекция электронов  $n^+p^+$ -эмиттером уменьшается, так как значительная часть дырочного тока протекает по шунтирующей цепи, падение напряжения на которой меньше порога "сильной" инжекции электронов ( $\sim 0.8 \,\mathrm{V}$ ). Это приводит к рассасыванию плазмы сначала в р-базе, а затем и в приколлекторной части *n*-базы; напряжение на коллекторе меняет знак, и начинается резкий спад тока. Задержка спада тока должна быть тем больше, чем медленнее рассасывается плазма, т.е. чем больше сопротивление шунтирующей цепи и чем больше концентрация плазмы у коллектора (т.е. чем больше  $\tau_{HL}$ ). Эти тенденции совершенно явно прослеживаются на рис. 7 и 8. Вместе с тем следует отметить, что такое качественное объяснение не учитывает всех особенностей процесса при приближении величины запираемого тока к предельному значению. Выяснение этих особенностей требует дополнительного исследования, и этому предполагается посвятить отдельную работу.

В области малых токов спад сильно затянут. Этот эффект аналогичен наблюдаемому в обычных запираемых тиристорах (GTO) и связан с большим количеством плазмы у анодного  $p^+n'n$ -инжектора, которое тем меньше, чем меньше  $\tau_{HL}$ . Поскольку медленный спад тока происходит, когда напряжение на приборе уже велико, коммутационные потери на этом этапе могут быть большими.

Как уже указвалось выше, принципиальной особенностью рассматриваемого прибора по сравнению с GTO является то, что для его выключения необходима очень малая энергия в цепи управления, т.е. та, которая требуется для зарядки емкости затвора и формирования канала управляющего МОП транзистора. Поэтому, в частности, МОП транзистор может находиться во включенном состоянии в течении большей части времени рабочего цикла и выключаться непосредственно перед подачей включающего импульса на время протекания прямого тока. Это позволяет существенно увеличить устойчивость интегрального тиристора к резким всплескам напряжения (dU/dt — стойкость) в выключенном состоянии и улучшить температурную стабильность напряжения переключения.



**Рис. 8.** Переходный процесс выключения тиристорного чипа для различных значений времени жизни неосновных носителей заряда в *n*-базе при высоком уровне инжекции  $\tau_{HL}$ : I - 7, 2 - 10, 3 - 15,  $4 - 20 \mu$ s.

Журнал технической физики, 2005, том 75, вып. 7

#### Заключение

Суммарное сопротивление цепи, шунтирующей  $n^+ - p^+$ -эмиттерный переход интегрального тиристора для его выключения, является одним из наиболее важных параметров, определяющих динамику процесса выключения и максимальную величину выключаемого тока. Это сопротивление складывается из сопротивления растекания *p*<sup>+</sup>-базовых слоев микротиристоров, металлизированной разводки базы тиристорного чипа и сопротивления канала внешнего МОП транзистора. Падение напряжения на этой цепи не должно превышать  $\sim 0.8\,\mathrm{V}$  при протекании выключаемого тока. Численный расчет прямой ВАХ микротиристора с учетом нелинейных эффектов показал, что повышение концентрации примеси в  $p^+$ -базе микротиристора выше  $2 \cdot 10^{18} \,\mathrm{cm}^{-3}$ ведет к резкому росту прямого падения напряжения, поэтому для уменьшения сопротивления растекания до приемлемой величины требуется уменьшение ширины катодного эмиттера микротиристора до нескольких десятков микрон.

В работе получены аналитические соотношения, связывающие величину максимального запираемого в микротиристорном чипе тока с параметрами шунтирующей цепи. Проведены оценки предельного выключаемого тока для чипа из 8000 микротиристоров в зависимости от сопротивления растекания и разводки тиристорного чипа и от сопротивления канала МОП транзистора. Численное моделирование процесса спада тока показало, что при включении МОП транзистора ток после некоторой задержки быстро (за доли микросекунды) спадает примерно на 90%, а затем следует участок более медленного спада. В целом, результаты проведенных расчетов показывают, что прибор на основе интегрального тиристора, выключаемого мощным низковольтным МОП транзистором, имеет достаточно хорошие характеристики для широкого применения в преобразовательной технике в области средних и больших мощностей. Технологический процесс изготовления микротиристорного чипа представляется достаточно простым, однако выбор оптимального размера микротиристорной ячейки требует специального расчета.

### Список литературы

- [1] *Baliga B.J.* Power Semiconductor Devices, Boston: PWS Publishing. Company, 1994. 600 p.
- [2] Baliga B.J., Adler M.S., Love R.P., Gray P.V., Zommer N. // IEEE Trans. Electron. Devices. 1984. Vol. ED-31. P. 821–828,
- [3] *Thapar N., Baliga B.J.* // IEEE Symp. on Power Semiconductor Devices and Ics, 1994. Abstr. 4.3.
- [4] Temple V.A.K. // IEEE Trans. Electron Devices. 1986. Vol. ED-33. P. 1609–1618.
- [5] Bauer F., Hollenbeck H., Stockmeier T., Fihtner W. // IEEE Electron Device Lett. 1991. Vol. EDL-12. P. 297–299.

- [6] Huang Q., Amartunga A.J., Narayaman E.M.S., Milne W.I. // IEEE Trans. Electron Devices. 1991. Vol. ED-38. P. 1612– 1618.
- [7] Temple V.A.K. // Proc. European Pulse Power Symp. Saint Louis (France). 2002. P. 19/1–19/3.
- [8] Huang Q. // Report Prepared for Silicon Power Corporation by CPES. Virginia Tech. 2001.
- [9] Landsberg P.T., Kousik G.S. // J. Appl. Phys. 1984. Vol. 56.
   P. 1696–1699.
- [10] Mnatsakanov T.T., Rostovtsev I.I., Philatov N.I. // Sol. St. Electron. 1987. Vol. 30. P. 579.
- [11] *Кузьмин В.А., Юрков С.Н.* // РиЭ. 1999. Т. 44. № 1. С. 118– 121.
- [12] Кузьмин В.А., Юрков С.Н., Тандоев А.Г. // РиЭ. 1990. Т. 35. № 11. С. 2389–2390.